

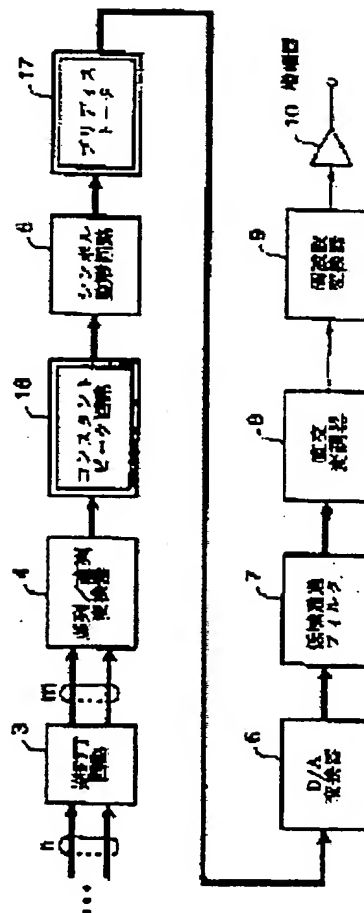
DISTORTION COMPENSATION CIRCUIT FOR OFDM

Patent number: JP2000115123
Publication date: 2000-04-21
Inventor: UENO SHIYUUTA; MATSUMOTO YOICHI; UMEHIRA
 MASAHIRO; MIZOGUCHI MASATO
Applicant: NIPPON TELEGRAPH & TELEPHONE
Classification:
 - international: H04J11/00; H04B1/04; H04B7/005
 - european: H04L27/26M1; H04L27/26M2
Application number: JP19980331781 19981120
Priority number(s): JP19980331781 19981120; JP19980224984 19980807

Report a data error here

Abstract of JP2000115123

PROBLEM TO BE SOLVED: To provide a distortion compensation circuit for OFDM (orthogonal frequency division multiplexing) capable of highly accurately compensating nonlinear distortion generated in the poststage of an OFDM transmission part. **SOLUTION:** This distortion compensation circuit for the OFDM is constituted of a constant peak circuit 16 and a pre-distorter 17. Then, the constant peak circuit 16 inputs inversely Fourier transformed signals in the OFDM transmission part, corrects the peak value of the inputted signals so as to be within the input range of the pre-distorter 17 and outputs them. Also, the pre-distorter 17 is connected in a stage after the constant peak circuit 16, adds the inverse characteristics of nonlinear distortion characteristics generated in the poststage part of the OFDM transmission part to the input signals and outputs them.



Data supplied from the esp@cenet database - Worldwide

BEST AVAILABLE COPY

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-115123

(P2000-115123A)

(43) 公開日 平成12年4月21日 (2000. 4. 21)

(51) Int.Cl. ⁷	識別記号	F I	テームト [*] (参考)
H 0 4 J 11/00		H 0 4 J 11/00	Z 5 K 0 2 2
H 0 4 B 1/04		H 0 4 B 1/04	R 5 K 0 4 6
7/005		7/005	5 K 0 6 0

審査請求 未請求 請求項の数4 O L (全 11 頁)

(21) 出願番号 特願平10-331781

(22) 出願日 平成10年11月20日 (1998. 11. 20)

(31) 優先権主張番号 特願平10-224984

(32) 優先日 平成10年8月7日 (1998. 8. 7)

(33) 優先権主張国 日本 (J P)

(71) 出願人 000004226

日本電信電話株式会社

東京都千代田区大手町二丁目3番1号

(72) 発明者 上野 衆太

東京都新宿区西新宿三丁目19番2号 日本
電信電話株式会社内

(72) 発明者 松本 洋一

東京都新宿区西新宿三丁目19番2号 日本
電信電話株式会社内

(74) 代理人 100064908

弁理士 志賀 正武

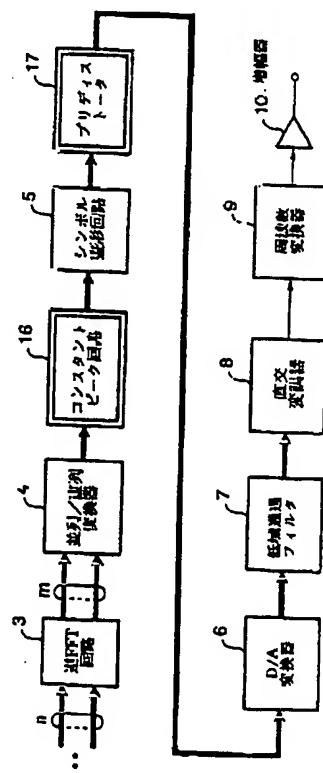
最終頁に続く

(54) 【発明の名称】 OFDM用歪補償回路

(57) 【要約】

【課題】 OFDM送信部の後段において発生する非線型歪を高精度に補償することのできるOFDM用歪補償回路を提供する。

【解決手段】 OFDM用歪補償回路は、コンスタントピーク回路16、プリディストータ17から構成される。そして、コンスタントピーク回路16は、OFDM送信部において逆フーリエ変換された信号を入力し、プリディストータ17の入力レンジ内となるように入力された信号のピーク値を補正して出力する。また、プリディストータ17は、コンスタントピーク回路16より後段に接続され、OFDM送信部の後段部において発生する非線型歪特性の逆特性を入力信号に付加して出力する。



【特許請求の範囲】

【請求項1】 コンスタントピーク回路、プリディストータからなるOFDM用歪補償回路において、前記コンスタントピーク回路は、OFDM送信部において逆フーリエ変換された信号を入力し、前記プリディストータの入力レンジ内となるように入力された信号のピーク値を補正して出力し、

前記プリディストータは、前記コンスタントピーク回路より後段に接続され、前記OFDM送信部の後段部において発生する非線型歪特性の逆特性を入力信号に付加して出力することを特徴とするOFDM用歪補償回路。

【請求項2】 前記OFDM用歪補償回路は、前記OFDM送信部の出力信号を入力信号とし、該入力信号を復調する復調回路と、前記復調回路により復調された信号と、該復調された信号に対応する変調前の信号との差の誤差信号に基づき、前記OFDM送信部において発生する非線型歪量が最小となるよう前記プリディストータの最適調整点を設定するプリディストータ制御回路とをさらに備えたことを特徴とする請求項1に記載のOFDM用歪補償回路。

【請求項3】 前記OFDM用歪補償回路は、前記OFDM送信部がOFDM受信部と一体をなす場合、該OFDM受信部の復調回路を前記OFDM用歪補償回路の復調回路として用いることを特徴とする請求項2に記載のOFDM用歪補償回路。

【請求項4】 前記OFDM用歪補償回路は、送信データに対し誤り訂正符号化処理を行う誤り訂正符号回路と、2以上のOFDMシンボル長単位で、前記誤り訂正符号回路により誤り訂正符号化処理のなされた送信データの順番変更を行うインタリーブ回路とをさらに備え、前記インタリーブ回路の出力信号を前記OFDM送信部への入力信号とすることを特徴とする請求項1または請求項2に記載のOFDM用歪補償回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、OFDM (Orthogonal Frequency Division Multiplexing; 以下「OFDM」と略記) 装置の送信部で問題となる非線形歪を取り除くOFDM用歪補償回路に関するものである。

【0002】

【従来の技術】始めに、OFDM装置の送信部(以下、「OFDM送信部」と呼ぶ)の構成例およびその動作について図7を用いて説明する。なお、図7において、太線で示す信号は同相信号Iと直交信号Qの2成分からなる複素信号を表し、細線で示す信号は1成分の実数信号を表している。QPSK (Quadrature Phase Shift Keying) - OFDM送信部の場合、送信するデータ系列は、直列/並列変換器1によりサブキャリア数分(n)の低速シンボル列に変換されn個からなるマッピング回

路2にそれぞれ入力される。各マッピング回路2では1つのサブキャリアで伝送する1低速シンボル当たりの2ビットをI、Qデータとして割り当てられる。ここで、I、Qデータは周波数軸上の複素数の実部、虚部に相当する。各マッピング回路2から出力されたI、Qデータは、逆FFT回路3により、サブキャリア数分のn列をシンボル期間毎に1回、時間軸上に変換され、並列/直列変換器4により時系列データの複素数に変換される。この逆FFT回路3のFFTサイズはm(>n)であり、一般には処理の高速化のため2の冪乗となっている。この時系列データは、シンボル整形回路5によりガードインターバルが付加され、ランパ処理が行われる。このデジタル信号波形は、D/A変換器8によりD/A変換されアナログ信号となる。アナログ信号となった後、このアナログ信号は、所定の低域通過フィルタ7により高周波が取り除かれ、直交変調器8によりベースバンド帯から中間周波数帯に変換され、さらに周波数変換器9により無線周波数帯に移され、最後に高出力な増幅器10により所望出力レベルにして出力される。

【0003】ところでOFDM送信部では、周波数変換器9及び増幅器10において複数のサブキャリアを共通増幅するため非線形歪の影響を受けやすい。従来、このOFDM送信部の後段部の非線形歪の補償回路としてプリディストータが用いられている。図8は、一般的なプリディストータの構成例を示す図である。図8に示すプリディストータは、増幅器10に入力する前の無線周波数帯あるいは中間周波数帯に配置されるが、ここでは、図7における周波数変換器9と増幅器10との間に設けられているものとする。まず、周波数変換器9からの信号がこのプリディストータへ入力される。この入力信号はプリディストータ内で2分岐され、一方の信号は歪発生器11により歪成分が意図的に作られ、可変移相器12と可変減衰器13によりこの歪成分の位相と振幅が増幅器10で生じる歪成分と等振幅・逆位相となるように調整される。もう一方の信号は遅延回路14で、歪発生器11、可変移相器12、可変減衰器13における遅延時間分だけ遅延調整される。そして、可変減衰器13と遅延回路14からの信号が合成回路15により合成された後、増幅器10に入力される。これにより、増幅器10からの出力において歪が相殺される。なお、上述したプリディストータの詳細については、例えば、野島、岡本、“マイクロ波SSB-AM方式用プリディストーション非線形歪補償回路、”電子情報通信学会論文誌(B)、vol. j67-B.no.1 pp.78-85 (昭59-1)を参照されたい。

【0004】

【発明が解決しようとする課題】図8に示すようなプリディストータは、増幅器10に入力する前の無線周波数帯あるいは中間周波数帯に配置され、アナログ信号に対して実現されている。よって、プリディストータはアナ

ログ回路により構成される。ところで、前述したように OFDM 送信部では、複数のサブキャリアを伝送するため、非常に大きなピーク電力を有する。そのため非線形歪の補償を行うプリディストータは広い入力ダイナミックレンジを持つ必要がある。しかし、アナログ回路で構成されたプリディストータでは、そのような広い入力ダイナミックレンジを持つものを実現することが困難である。そのため、一般的なプリディストータを OFDM 送信部の非線形歪の補償に用いたのみでは、十分に非線形歪を補償することができない。

【0005】本発明はこのような事情に鑑みてなされたもので、OFDM 送信部の後段部において発生する非線形型歪を高精度に補償することのできる OFDM 用歪補償回路を提供することを目的とする。

【0006】

【課題を解決するための手段】上記目的を達成するために、本発明は、コンスタントピーク回路、プリディストータからなる OFDM 用歪補償回路において、前記コンスタントピーク回路は、OFDM 送信部において逆フーリエ変換された信号を入力し、前記プリディストータの入力レンジ内となるように入力された信号のピーク値を補正して出力し、前記プリディストータは、前記コンスタントピーク回路より後段に接続され、前記 OFDM 送信部の後段部において発生する非線形型歪特性の逆特性を入力信号に付加して出力することを特徴とする OFDM 用歪補償回路である。

【0007】また、本発明は、前記 OFDM 用歪補償回路が、前記 OFDM 送信部の出力信号を入力信号とし、該入力信号を復調する復調回路と、前記復調回路により復調された信号と、該復調された信号に対応する変調前の信号との差の誤差信号に基づき、前記 OFDM 送信部において発生する非線形型歪量が最小となるよう前記プリディストータの最適調整点を設定するプリディストータ制御回路とをさらに備えたことを特徴としている。

【0008】また、本発明は、前記 OFDM 用歪補償回路が、前記 OFDM 送信部が OFDM 受信部と一体をなす場合、該 OFDM 受信部の復調回路を前記 OFDM 用歪補償回路の復調回路として用いることを特徴としている。

【0009】また、本発明は、前記 OFDM 用歪補償回路が、送信データに対し誤り訂正符号化処理を行う誤り訂正符号回路と、2以上の OFDM シンボル長単位で、前記誤り訂正符号回路により誤り訂正符号化処理のなされた送信データの順番変更を行うインタリーブ回路とをさらに備え、前記インタリーブ回路の出力信号を前記 OFDM 送信部への入力信号とすることを特徴としている。

【0010】

【発明の実施の形態】以下、本発明の一実施形態による OFDM 用歪補償回路を図面を参照して説明する。

【0011】（第1の実施の形態）図1は、本発明の第1の実施の形態による OFDM 用歪補償回路を含む OFDM 送信部の構成を示した図である。本実施の形態における OFDM 用歪補償回路は、並列／直列変換器4およびシンボル整形回路5の間に挿入されたコンスタントピーク回路16と、シンボル整形回路5および D/A 変換器6の間に挿入されたプリディストータ17とにより構成される。ここで、図1において、太線で示す信号は同相信号 I と直交信号 Q の2成分からなる複素信号を表し、細線で示す信号は1成分の実数信号を表している。なお、図1において、逆 FFT 回路3以前の直列／並列変換器1、マッピング回路2は、紙面の都合から省略してある。また、図7の各部に対応する部分には同一の符号を付け、その説明を省略する。

【0012】OFDM 用歪補償回路は、前述のようにコンスタントピーク回路16とプリディストータ17とにより構成される。ここで、コンスタントピーク回路16は、OFDM 送信部において逆フーリエ変換された時系列データを入力し、プリディストータ17の入力レンジ内となるように入力されたデータのピーク値を補正して出力する。また、プリディストータ17は、コンスタントピーク回路16より後段に接続され、OFDM 送信部の後段部、具体的には周波数変換器9や増幅器10において発生する非線形型歪特性の逆特性をコンスタントピーク回路17の入力信号に付加して出力する。

【0013】次に、コンスタントピーク回路16の構成および動作を説明する。図2は、コンスタントピーク回路16の一構成例を示した図である。なお、図2においても、太線で示す信号は同相信号 I と直交信号 Q の2成分からなる複素信号を表し、細線で示す信号は1成分の実数信号を表している。図2に示すように、コンスタントピーク回路16は、振幅計算回路18、比較回路19、1シンボル遅延回路20、ホールド回路21、ROM 22、遅延回路23、乗算回路24とにより構成される。

【0014】次に、コンスタントピーク回路16の動作を説明する。まず、コンスタントピーク回路16は、並列／直列変換器4の出力信号 $x(k)$ を入力信号とする。ここで k は、1から FFT サイズ m までの数値を表し、 $x(1)$ から $x(m)$ は逆 FFT 回路3でシンボル周期毎に逆フーリエ変換された時系列データの複素信号の集合である。以下、この $x(1)$ から $x(m)$ を「FFT サイズ単位」と呼ぶものとする。入力信号はコンスタントピーク回路16中で2つに分岐され、分岐された一方の信号は、振幅計算回路18に入力される。振幅計算回路18は、この信号 $x(k)$ の振幅 $|x(k)|$ を計算し、比較回路19に対し入力する。

【0015】比較回路19は、入力された $|x(k)|$ と比較回路19の出力信号であって1シンボル前の出力 $y(k-1)$ とを比較して値の大きい方を $y(k)$

($k: 1 \leq k \leq m$)として出力する。比較回路19はこの処理をFFTサイズ単位で、すなわち、 k が1から m まで繰り返す。1シンボル遅延回路20は、比較回路19からの信号 $y(k)$ を保持し、1シンボル分遅延させた信号 $y(k-1)$ を比較回路19に対し出力する。この比較回路19と1シンボル遅延回路20との組み合わせにより、 $|x(1)|$ から $|x(m)|$ の中の値のうち、最大の値が求められることになる。なお、比較回路19は、次のFFTサイズ単位、つまり次のシンボル周期の最初の信号 $|x(1)|$ が入力されたとき、強制的に、この $|x(1)|$ の値を $y(1)$ として出力するものとする。

【0016】ホールド回路21は、比較回路19が $y(m)$ を出力したタイミングで、その値をホールドする。これにより、ホールド回路21は、FFTサイズ単位の時系列データ $x(1)$ から $x(m)$ のうちの絶対値の最大値、つまりピーク値をホールドすることになる。ホールド回路21は、比較回路21が $y(m)$ を出力したタイミング毎にその値をホールドすることから、次のFFTサイズ単位の時系列データがすべてコンスタントピーク回路16に入力されるまでの時間、その値を保持することになるホールド回路21の出力は、ROM・22に入力される。ここで、ROM・22は入力した $y(m)$ の値をアドレスとして、そのアドレス値に対し $[Acp \div y(m)]$ という値を記憶しているものとする。また、定数 Acp は、プリディストータ17の入力レンジであるものとする。そして、ROM・22は、入力された $y(m)$ の値をアドレスとして、そのアドレスに対応して記憶されている値 $[Acp \div y(m)]$ を乗算回路24に対し出力する。

【0017】また、コンスタントピーク回路16の中で分岐された他方の入力信号は、遅延回路23に入力される。遅延回路28は、この入力信号 $x(k)$ を m シンボル分遅延させて乗算回路24に対し出力する。乗算回路24は、ROM・22からの信号と遅延回路からの信号 $x(k)$ を乗算し、出力する。このように、コンスタントピーク回路16は、入力信号に対して振幅のピーク値をFFTサイズ単位毎に検出し、 $x(k) \times [Acp \div y(m)]$ ($k: 1 \leq k \leq m$)の演算を行い出力する。すなわちコンスタントピーク回路16の出力信号のピーク値は、FFTサイズ単位の時系列データにおいて、一定値 Acp となる。

【0018】なお、本実施の形態のコンスタントピーク回路16は、ROM・22を介して値 $[Acp \div y(m)]$ を出力するようにしている。ここで、値 $y(m)$ が所定の範囲内の値であること、ROMは除算回路より高速であること、除算回路はゲート数が多くなることから、上述のようにROM・22を用いることが好ましいが、ROM・22の代わりに除算器を設け、この除算器が入力値 $y(m)$ に対し除算結果 $[Acp \div y$

(m)]を出力するようにしてもよい。

【0019】なお、コンスタントピーク回路の詳細については、例えば、松本、望月、梅比良“広帯域マイクロOFDMシステム用ピーク電力低減法の検討”，電子情報通信学会技術報告RCS97-143 pp.103-110 (1997 10)を参照されたい。

【0020】次に、プリディストータ17の構成および動作を説明する。図3は、プリディストータ17の一構成例を示した図である。なお、図3においても、太線で示す信号は同相信号Iと直交信号Qの2成分からなる複素信号を表し、細線で示す信号は1成分の実数信号を表している。図3に示すように、プリディストータ17は、振幅計算回路25、ROM・26、複素乗算回路27とにより構成される。

【0021】次に、プリディストータ17の動作を説明する。プリディストータ17はシンボル整形回路5の出力信号 $z(k)$ 入力し、この入信号 $z(k)$ を2つに分岐する。分岐された一方の入力信号は振幅計算回路25に入力される。振幅計算回路25は、入力された $z(k)$ の振幅 $|z(k)|$ を計算して、その値をROM・26に入力する。ROM・26は、入力された値 $|z(k)|$ をアドレスとして記憶されているOFDM送信部の後段部により生じる非線形歪の逆特性の値を読み出し、この逆特性値を補償信号 $p(k)$ として出力する。ここで、ROM・26に記憶されている逆特性は、測定されたOFDM送信部の後段部により生じる非線形歪の特性に基づき求められた値とする。複素乗算回路27は、プリディストータ17への入力信号 $z(k)$ とROM・26からの補償信号 $p(k)$ の2つの複素信号を複素乗算し、出力する。こうして、プリディストータ17は、入力信号に対してOFDM送信部の後段部で生じる非線形歪の逆特性を乗算して出力する。

【0022】次に、OFDM用歪補償回路の動作を図4を用いて再度説明する。図4は、OFDM送信部の後段で生じる非線形歪特性と、プリディストータ17の入出力特性を示す図である。ここで、OFDM送信部の非線形歪特性では利得を1、増幅器10の飽和点を1として線形特性からのずれを示している。プリディストータ17の入出力特性はOFDM送信部の非線形歪特性の逆特性であり、両者は45度の線形特性について線対称になっている。例えば、入力振幅AがOFDM送信部に入力された場合、回路が線形的であれば所望の出力Cを得られるはずであるが、非線形性のために出力振幅がBとなる。このずれを補償するため図1に示すように、OFDM送信部の所定位置にプリディストータ17を挿入し、これによりOFDM送信部の非線形歪特性の逆特性を作る。すなわち、図4においてプリディストータ17に入力振幅Aが入力されると、プリディストータ17は振幅Dを出力する。この振幅Dに相当する振幅EがOFDM送信部の後段部に入力振幅Eとして入力される。その結

果、OFDM送信部から非線形歪が補償された振幅Cが出力されることになる。このように、図4の例では、増幅器10の飽和点を1としていることから、プリディストータ17への入力振幅が0から1までの間の信号に対して、増幅器10からは出力信号が0から1に線形化させた信号が出力されるようになる。

【0023】OFDM送信部の振幅に関する入力振幅-出力振幅特性(AM-AM特性)について説明したが、位相に関する入力振幅-出力位相特性(AM-PM特性)についても同様にプリディストータ17で行われる複素乗算により補償することができる。

【0024】ところで、OFDM信号は、複数のサブキャリアを伝送するため、各サブキャリアの位相が一致するとピーク電力がかなり高くなる。一方、各サブキャリアの位相が一致しないと小さなピーク電力となる。このように、OFDM信号は、振幅変動が非常に大きい。例えばサブキャリア数 n が48であって、全てのサブキャリアが同相で重なる場合、OFDM信号の振幅値は瞬間的にその平均値の48倍に達する。このことは増幅器10において飽和点からの出力バックオフが約16.8dB必要とすることになる。これは増幅器の電力効率の観点から非常に悪い。このため本発明のOFDM用歪補償回路は、コンスタントピーク回路16を併用してプリディストータ17より前段に挿入している。これにより、時系列データのピーク値をプリディストータ17への入力レンジを図4の横軸にある Acp 以下の値とすることができる。よって、プリディストータ17は、歪補償が可能領域内で動作することができるようになる。

【0025】上記で説明したように、コンスタントピーク回路16によりプリディストータ17の入力信号のピーク値は Acp となる。よって、この Acp の値はプリディストータ17の最大動作点、すなわち図4の横軸にある1以下あるいは1より小さい値であることが、線形特性を得るためには望ましい。しかしながら、後述するように本発明のOFDM用歪補償回路を用いた場合、増幅器10の出力電力は飽和点より低下する。そのため増幅器10の電力効率が悪くなる。これを防ぐために、コンスタントピーク回路16の Acp の値を1より大きい値とすることで、増幅器10の出力電力を高くすることができる。ただし、この場合、プリディストータ17の動作領域から外れる信号がプリディストータ17に入力されることになり、増幅器10の出力において補償できない非線形歪が生じることになる。よって、電力効率を高めるために Acp の値を1より大きい値とする場合、この Acp の値は増幅器10の出力レベルと非線形歪の補償効果とのトレードオフによって調整・決定するとよい。

【0026】図5は、サブキャリア数を48とした場合のOFDM信号のスペクトラム特性について、適当な非線形特性の増幅器モデルを用いて計算したシミュレーション結果を示す図である。図5において、図7に示すようなOFDM送信部の構成であって歪補償を行わない場合、OFDM信号の信号帯域外に非線形歪がみられる。一方、本発明のOFDM用歪補償回路をOFDM送信部に加えることにより、OFDM信号の信号帯域外の非線形歪が除去されている。ただし、本発明のOFDM用歪補償回路を用いた場合、増幅器の出力電力は飽和点から約7dB程度減少する。このため、図5に示す「歪補償なし」として示すスペクトラム特性は増幅器の出力バックオフを7dBとして比較している。なお、他のシミュレーション結果より、コンスタントピーク回路16を用いてピーク電力を低減しただけでは、図4に示す増幅器の出力バックオフ7dBの場合とほとんど変わらないスペクトラム特性となることが確認されている。このことから、本発明のOFDM用歪補償回路にあるようにコンスタントピーク回路16とプリディストータ17とを一緒に動作させることにより、大きな補償効果が得られることがわかる。ところで、図3のようにデジタル回路でプリディストータ17を実現する場合、図5に示すような広帯域な歪補償効果を得るためには、歪の生じる周波数帯域をカバーするために、FFTサイズ m を大きくする必要が生じるとともに、デジタル回路に対し動作速度の高速化が要求されることもある。

【0027】なお、本実施の形態において、プリディストータ17は、ROM・26を介して補償信号 $p(k)$ を複素乗算回路27に出力しているがこれに限定されるものではない。たとえば、ROM・26の代わりに、振幅計算回路25からの信号 $|z(k)|$ を入力信号とし、補償信号 $p(k)$ を出力する演算回路を用いるようにしてもよい。なお、この場合の演算回路は、例えば入力信号 $|z(x)|$ を変数とし補償信号 $p(k)$ を近似する多項式の各係数を予め記憶しており、入力信号に応じてこの多項式に基づく演算を行うことで、補償信号 $p(k)$ を出力するようにする。

【0028】以上のように、本発明のOFDM用歪補償回路は、OFDM送信部において逆フーリエ変換された時系列データを入力してピーク電力を一定にするコンスタントピーク回路16と、OFDM送信部で発生する非線形歪特性の逆特性を入力信号に付加するプリディストータ17とからなり、コンスタントピーク回路16によりプリディストータ17の入力レンジ内の一定値以下に抑えられるようにしている。よって、プリディストータ17の入力レンジ以内で非線形歪を補償することができ、高精度な非線形歪補償が可能となる。

【0029】(第2の実施の形態)図6は、本発明の第2の実施の形態におけるOFDM送信部の構成を示した図である。第1の実施の形態に示すOFDM用歪補償回路は、この回路を構成するプリディストータ17において、振幅計算回路25からの信号 $|z(k)|$ に対する非線形歪を補償するための補償信号 $p(k)$ をROM・

26に記憶していることから、固定値となるのに対し、本実施の形態におけるOFDM用歪補償回路は増幅器10の出力において歪量が最小になるように自動的に調整される点で相違する。以下では、本実施の形態におけるOFDM用歪補償回路を図6を参照して説明する。

【0030】本実施の形態におけるOFDM用歪補償回路は、並列／直列変換器4およびシンボル整形回路5の間に挿入されたコンスタントピーク回路16と、シンボル整形回路5およびD/A変換器6の間に挿入されたプリディストータ17'と、フィードバック制御を行うための復調回路40およびプリディストータ制御回路41とにより構成される。ここで、図6においても、太線で示す信号は同相信号Iと直交信号Qの2成分からなる複素信号を表し、細線で示す信号は1成分の実数信号を表している。なお、図6において、並列／直列変換器4以前の直列／並列変換器1、マッピング回路2、逆FFT回路3は、紙面の都合から省略してある。また、図7、図1の各部に対応する部分には同一の符号を付け、その説明を省略する。

【0031】OFDM用歪補償回路は、前述のようにコンスタントピーク回路16と、プリディストータ17'と、復調回路40と、プリディストータ制御回路41とにより構成される。ここで、コンスタントピーク回路16は、第1の実施の形態で説明した通りであるが、プリディストータ17'は図3に示すROM・26の代わりに書き換え可能な不揮発性のメモリ、例えばフラッシュメモリを備え、外部からの制御により書き換え可能となっている点が異なる。なお、以下において、プリディストータ17'はROM・26の代わりにフラッシュメモリを備えているものとして説明する。また、復調回路40は、OFDM送信部の出力信号を入力信号とし、この入力信号を復調する。なお、ここで言う“復調”とは、プリディストータ17'に入力される信号に相当する信号まで増幅器10からの出力信号を復調することを意味するものとする。そして、プリディストータ制御回路41は、復調回路40により復調された信号と、復調された信号に対応する変調前の信号との差の誤差信号に基づき、OFDM送信部において発生する非線型歪量が最小となるようプリディストータ17'の最適調整点を設定する。

【0032】ここで、復調回路40は、増幅器10からの信号を適当な電力値に下げる減衰器29と、無線周波数帯の信号を中間周波数帯に変換する周波数変換器30と、中間周波数帯の信号をベースバンド帯に変換する直交検波器31と、所定の高周波をカットする低域通過フィルタ32と、アナログ信号をデジタル信号に変換するA/D変換器33とにより構成される。

【0033】また、プリディストータ制御回路41は、遅延回路36と合成回路34と制御回路35とにより構成される。そして、遅延回路36は、プリディストータ

17'へ信号が入力されその信号が復調回路40から出力されるまでの時間に相当する時間分、シンボル整形回路5からの信号を遅延させ、その遅延させた信号を合成回路34および制御回路35に出力する。また、合成回路34は遅延回路36からの信号と復調回路40からの信号との差を取り、その差分を誤差信号として制御回路35へ出力する。そして、制御回路35は、誤差信号出力回路36からの誤差信号に基づき、OFDM送信部において発生する非線型歪量が最小となるようプリディストータ17'内のフラッシュメモリの記憶内容を書き換えることにより最適調整点を設定する。

【0034】次に、OFDM用歪補償回路の動作、特にフィードバック制御を行うための復調回路40、プリディストータ制御回路41の動作を中心にその動作を説明する。

【0035】増幅器10からの出力信号が、復調回路40に入力されると、復調回路40は、プリディストータ17'に入力される信号に相当する信号までの復調、すなわち、この入力信号をベースバンドのデジタル信号にして出力する。すなわち、復調回路40は、図6のD/A変換器6から増幅器10までの信号処理に対して逆方向の処理を行い、プリディストータ17'に出力される信号に相当する信号を出力する。この復調回路40の動作をより具体的に説明すると、以下ようになる。まず、増幅器10からの信号は、減衰器29により適当な電力値に下げられる。この減衰された無線周波数帯の信号は周波数変換器30に入力され、中間周波数帯に変換されて出力される。出力された中間周波数帯の信号は、直交検波器31に入力されベースバンド帯に変換される。そして、この信号は低域通過フィルタ32に入力され所定の高周波がカットされる。最後に低域通過フィルタ32からの出力アナログ信号がA/D変換器33によりデジタル信号に変換されて、復調回路40からこのデジタル信号が出力される。

【0036】次に、復調回路40により復調された信号と、シンボル形成回路5からの信号が、プリディストータ制御回路41に入力される。すると、プリディストータ制御回路41は、シンボル形成回路5からの信号を復調回路40からの信号に対応するように所定時間遅延させ、この遅延させた信号とこの復調回路40からの信号との差の誤差信号に基づき、OFDM送信部において発生する非線型歪量が最小となるようプリディストータ17'の最適調整点を設定する。より具体的には以下になる。シンボル形成回路5からの信号は、遅延回路36に入力される。すると、遅延回路36は、この入力された信号がプリディストータ17'から増幅器10において処理され、さらに増幅器10からの信号が復調回路40で処理されて出力されるまでの時間に相当する時間、入力信号を遅延させる。そして、遅延回路36は遅延させた信号を合成回路34および制御回路35に出力

する。合成回路34は、遅延回路36と復調回路40から入力された信号の差を計算し、これを誤差信号として制御回路35に入力する。

【0037】そして、制御回路35は、合成回路34からの誤差信号をプリディストータ17'で補償できなかった残留する非線形歪として、遅延回路36からの信号を利用してこれがなくなるようにプリディストータ17'の中のフラッシュメモリのメモリ内容を更新する。なお、この更新の一例は、以下のようにして行う。制御回路35は、遅延回路36からの入力信号の振幅値を変数とし、プリディストータ17'のフラッシュメモリから出力される補償信号 $p(k)$ を近似する多項式の各係数を予め記憶しているものとする。そして、制御回路35は、LMSアルゴリズム等を用いて、合成回路34から誤差信号がゼロになるように補償信号を近似する多項式の各係数の修正を行う。修正を行った各係数を用いて、フラッシュメモリの各アドレス（振幅値）に対応する補償信号 $p(k)$ をそれぞれ求め、フラッシュメモリのメモリ内容を求めた値にそれぞれ更新する。なお、第1の実施の形態で説明したように、プリディストータ17'がフラッシュメモリの代わりに、入力信号 $|z(x)|$ を変数とし補償信号 $p(k)$ を近似する多項式の各係数を予め記憶して、入力信号に応じてこの多項式に基づく演算を行うことで補償信号 $p(k)$ を出力する演算回路により構成されている場合、制御回路35の動作は次のようになる。制御回路35は、LMSアルゴリズム等を用いて、合成回路34から誤差信号がゼロになるように、補償信号 $p(k)$ を近似する多項式の各係数の修正を行なう。そして、前述の演算回路に記憶されている多項式の各係数を、制御回路35において修正を行った各係数に置き換える処理を行うことで、OFDM送信部において発生する非線形歪量が最小となるよう制御する。

【0038】以上のようにして、フィードバック制御を行うための復調回路40、プリディストータ制御回路41が動作する。これにより、OFDM送信部の後段部の周波数変換器9あるいは増幅器10の非線形歪特性の温度変化及び経年変化によってプリディストータの補償特性が劣化することを防ぎ、安定な補償効果を維持できる。

【0039】なお、第2の実施の形態におけるプリディストータ17'に対する自動調整は常時行う必要はなく、適当な時間間隔で行えばよい。なぜならば、周波数変換器9あるいは増幅器10の非線形歪特性の温度変化及び経年変化は、急に生じるものではないからである。

【0040】また、OFDM送信部とOFDM受信部とを備えたOFDM装置に第2の実施の形態で説明したOFDM用歪補償回路を適用する場合、復調回路40は、本来OFDM用受信部として使われている回路を兼用し、本装置が未受信時の空いている時間を利用してプリ

ディストータ17の自動調整を行うようにしてもよい。これにより、OFDM用歪補償回路の構成をコンスタントピーク回路16、プリディストータ17'、プリディストータ制御回路41にすることができ、回路規模を小さく抑えけるとともに、コスト低減を図れるようになる。

【0041】なお、上記2つの実施の形態において、コンスタントピーク回路16は、並列/直列変換器16とシンボル形成回路5との間に挿入され、プリディストータ17 or 17'は、シンボル形成回路5とD/A変換器6との間に挿入されるものとして説明したが、これに限定されるものではない。すなわち、コンスタントピーク回路16は、逆FFT回路3とD/A変換器6との間であれば、いずれの位置に挿入されてもよい。ただし、逆FFT回路3と並列/直列変換器4との間にコンスタントピーク回路16を挿入した場合、コンスタントピーク回路16に入力される信号はパラレル信号となるので、図2に示す構成とやや異なるものとなる。しかし、その場合でも、コンスタントピーク回路16の機能は、逆フーリエ変換された信号を、プリディストータの入力レンジ内となるように入力された信号のピーク値を補正する点で同じである。また、プリディストータ17 or 17'は、コンスタントピーク回路16より後段であって、増幅器10より前段であれば、いずれの位置に挿入されるものであってもよい。なお、D/A変換器6以降にプリディストータを挿入する場合、プリディストータ17 or 17'は、図8に示すようなアナログ回路で構成されるプリディストータとなる。また、この場合、第2の実施の形態で説明したプリディストータ制御回路41は、可変位相器12と可変減衰器13を制御することになる。そして、遅延回路36には、プリディストータに入力される信号を分岐した信号が入力されることになるとともに、復調回路40は、プリディストータに入力される信号に相当する信号まで復調するための回路により構成されることになる。

【0042】（第3の実施の形態）図9は、本発明の第3の実施の形態におけるOFDM送信部の構成を示した図である。以下では、本実施の形態におけるOFDM用歪補償回路を図9を参照して説明する。なお、図9においても、太線で示す信号は同相信号Iと直交信号Qの2成分からなる複素信号を表し、細線で示す信号は1成分の実数信号を表している。また、図1あるいは図7の各部に対応する部分には同一の符号を付け、その説明を省略する。

【0043】図9に示すOFDM送信部は、第1の実施の形態におけるOFDM送信部の前段に、誤り訂正符号回路42とインタリーブ回路43とが新たに追加された構成となっている。ここで、誤り訂正符号回路42は、入力された送信データに対し誤り訂正符号化処理を行う。誤り訂正符号としては、畳み込み符号、巡回冗長符号(CRC: Cyclic Redundancy Check)、リード・ソ

ロモン符号 (Reed-Solomon Code) 等があるが、誤り訂正が行える符号化処理であれば、どのようなものであってもよい。また、インタリーブ回路43は、誤り訂正符号回路42からの出力データに対し、2以上のOFDMシンボル長単位で、そのデータの順番変更の処理を行う。そして、インタリーブ回路43からの出力信号、すなわち順番の変更されたデータを、直列／並列変換器1への入力データとしている。

【0044】ところで、インタリーブ回路がデータの順番を変更するために一度に蓄える量であるインタリーブの容量は、通常、1 [OFDMシンボル長] のデータ量である。これは、伝送過程で生じる誤りが連続しているサブキャリアで起こることが多く、この連続した誤りをインタリーブ回路でランダム化して誤り訂正を処理することで誤り訂正の能力を向上させることを目的とするからである。一方、本実施の形態のインタリーブ回路43におけるインタリーブの容量は、2以上のOFDMシンボル長のデータ量としている。これは、以下の理由による。本発明のOFDM用歪補償回路を備えたOFDM送信部は、コンスタントピーク回路16を用いていることから、OFDMシンボルの振幅の大きさが制限され、その結果、雑音の影響を受け、誤りが生じやすくなっている。また、コンスタントピーク回路16は、OFDMシンボル単位で逆フーリエ変換されたFFTサイズ単位内に含まれる信号から振幅のピーク値を求め、この値が値 A_{cp} となるようにFFTサイズ単位でそれに含まれる信号の振幅調整を行っている。そのため、特にFFTサイズ単位において、その中の特定の信号の振幅が他の信号の振幅に対して突出して大きい場合、他の信号の振幅値は著しく小さな値に調整され、その結果、FFTサイズ単位すなわちOFDMシンボル単位で誤りが生じ易くなるからである。よって、OFDMシンボル長を単位とし、誤りの生じやすいOFDMシンボルを他のOFDMシンボルと一緒にしてインタリーブ回路43によりランダム化を行うことで、誤り訂正を効果的に行えるようになる。

【0045】なお、本実施の形態において、図では省略してあるが、図9のOFDM送信部からの信号を受信するOFDM受信部にも当然のことながら送信部に対応して、インタリーブ回路と誤り訂正復号回路とが設けられる。そして、OFDM受信部のインタリーブ回路により受信データの順番を本来の順番に戻した後、誤り訂正復号回路により伝送過程で生じたデータの誤りを訂正する処理がなされることになる。

【0046】また、第3の実施の形態では、第1の実施の形態で示したOFDM送信部の前段に誤り訂正符号回路42およびインタリーブ回路43を設けるものとして説明したが、同様に、第2の実施の形態で示したOFDM送信部の前段に誤り訂正符号回路42およびインタリーブ回路43を設けてもよい。

【0047】以上、この発明の実施形態を図面を参照して詳述してきたが、具体的な構成はこの実施形態に限られるものではなく、この発明の要旨を逸脱しない範囲の設計等も含まれる。

【0048】

【発明の効果】以上説明したように、本発明によるOFDM用歪補償回路によれば、下記の効果を得ることができる。

【0049】本発明のOFDM歪補償回路は、OFDM送信部において逆フーリエ変換された信号を入力してピーク電力を一定にするコンスタントピーク回路と、OFDM送信部で発生する非線形歪特性の逆特性を入力信号に付加するプリディストータからなり、コンスタントピーク回路によりプリディストータの入力電力を入力レンジ以内になるように一定値以下に抑えている。これにより、プリディストータは入力レンジ以内で非線形歪を補償できるようになり、高精度な非線形歪補償が可能となる。

【0050】また、本発明のOFDM歪補償回路は、フィードバック制御を行うための復調回路40、プリディストータ制御回路41を備える。これにより、OFDM送信部の後段で発生する非線形歪特性の温度変化及び経年変化によってプリディストータの補償特性が劣化することを防ぎ、安定な補償効果を維持できる。

【0051】また、本発明のOFDM歪補償回路は、送信データに対し誤り訂正符号化処理を行う誤り訂正符号回路と、2以上のOFDMシンボル長単位で誤り訂正符号化処理のなされた送信データの順番変更を行うインタリーブ回路とをさらに備え、インタリーブ回路の出力信号をOFDM送信部への入力信号としている。本発明のOFDM歪補償回路では、コンスタントピーク回路を用いていることから、OFDMシンボルは振幅の大きさを制限され、その結果、雑音の影響を受け誤りやすくなっている。しかし、複数のOFDMシンボル長単位でデータの順番変更を行うインタリーブ回路をさらに設けることで、この誤りやすいOFDMシンボルを他のOFDMシンボルとランダム化することになり、誤り訂正を効果的に行えるようになる。

【図面の簡単な説明】

【図1】 本発明の第1の実施の形態におけるOFDM送信部の構成を示した図である。

【図2】 コンスタントピーク回路の一構成例を示した図である。

【図3】 デジタル回路で構成されるプリディストータの一構成例を示した図である。

【図4】 入出力特性を示した図である。

【図5】 OFDM信号のスペクトラム特性を示した図である。

【図6】 本発明の第2の実施の形態におけるOFDM送信部の構成を示した図である。

【図7】 一般的なOFDM送信部の構成を示した図である

【図8】 アナログ回路で構成されるプリディストータの一構成例を示した図である。

【図9】 本発明の第3の実施の形態におけるOFDM送信部の構成を示した図である。

【符号の説明】

1 直列／並列変換器
2 マッピング
3 逆FFT回路
4 並列／直列変換器
5 シンボル整形回路
6 低域通過フィルタ
7 直交変調器

8 マッピング
9 周波数変換器
10 増幅器
16 コンスタントピーク回路
17 プリディストータ
29 減衰器
30 周波数変換器
31 直交検波器
32 低域通過フィルタ
33 A/D変換器
34 合成回路
35 制御回路
40 復調回路
41 プリディストータ制御回路
42 誤り訂正符号回路
43 インタリーブ回路

9 周波数変換器

10 増幅器

16 コンスタントピーク回路

17 プリディ

イストータ

30 周波数

変換器

31 直交検波器

32 低域通

過フィルタ

33 A/D変換器

34 合成回

路

35 制御回路

36 遅延回

路

40 復調回路

41 プリデ

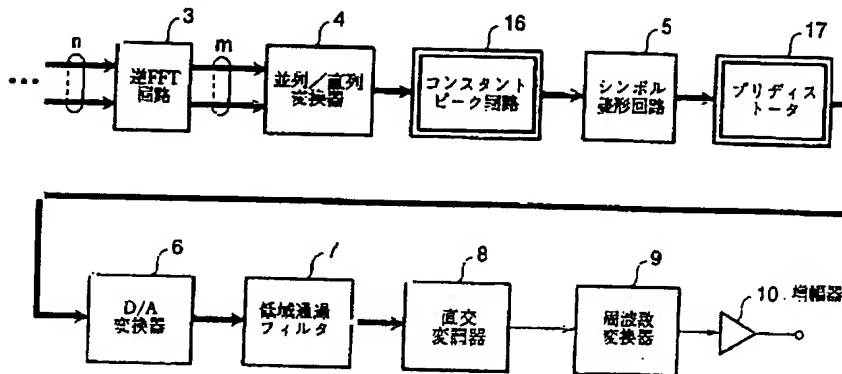
イストータ制御回路

42 誤り訂正符号回路

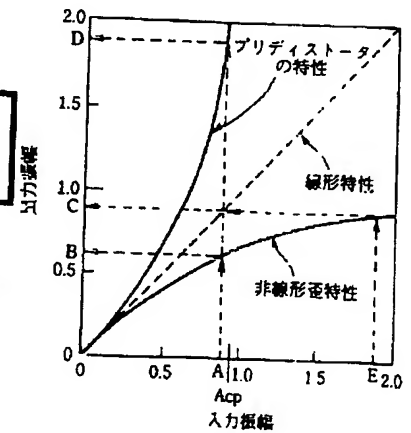
43 インタ

リーブ回路

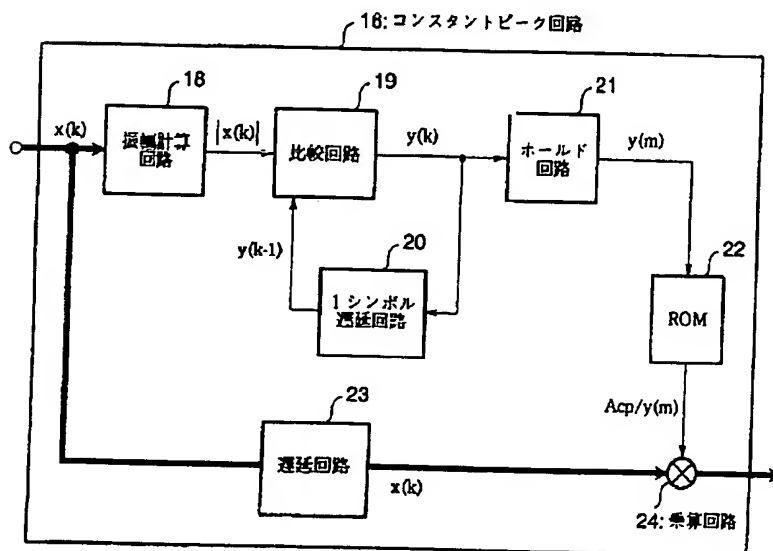
【図1】



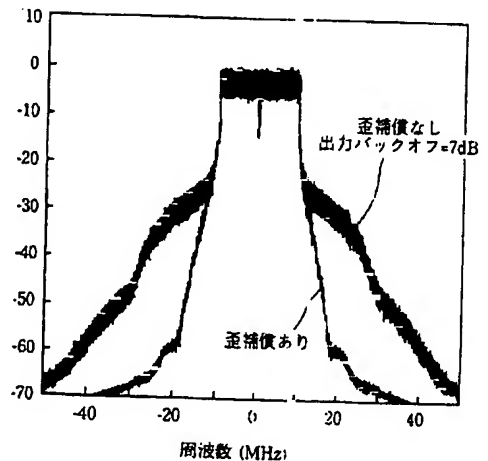
【図4】



【図2】

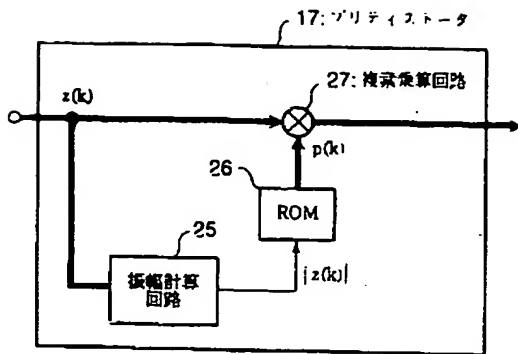


【図5】

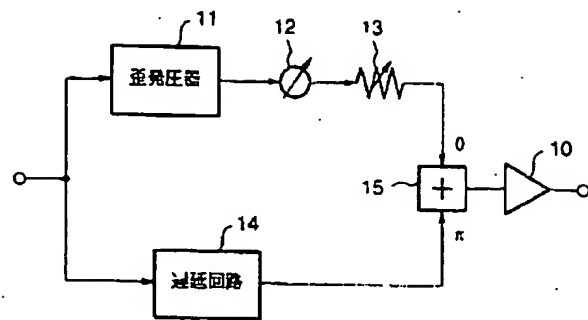


BEST AVAILABLE COPY

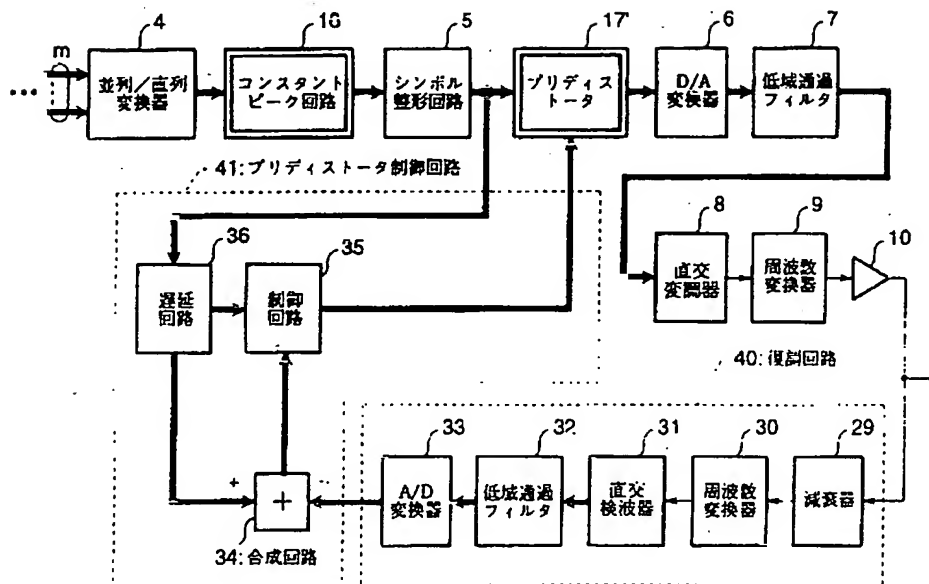
【図3】



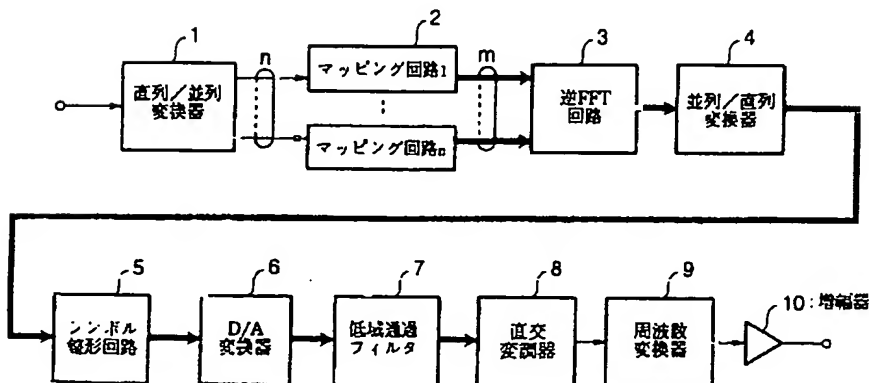
【図8】



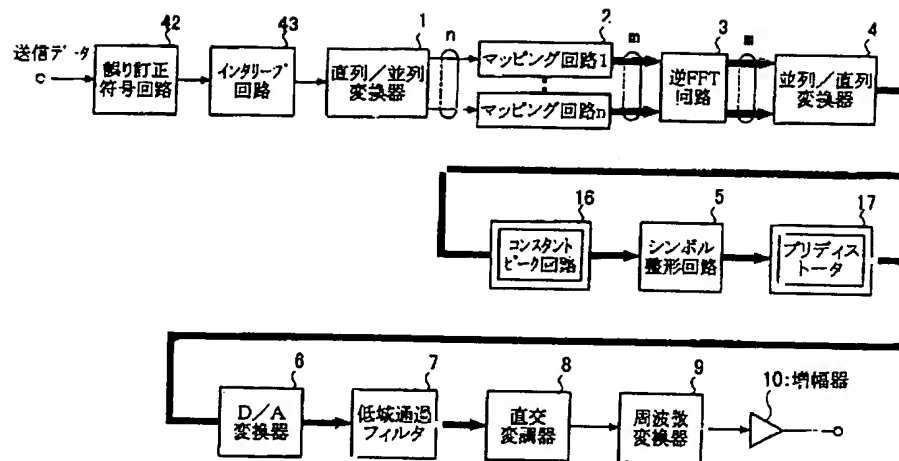
【図6】



【図7】



【図9】



フロントページの続き

(72)発明者 梅比良 正弘
東京都新宿区西新宿三丁目19番2号 日本
電信電話株式会社内

(72)発明者 溝口 匡人
東京都新宿区西新宿三丁目19番2号 日本
電信電話株式会社内

Fターム(参考) 5K022 AA01 AA16 DD01 DD23 DD24
5K046 AA05 BA04 DD16 EE19 EE52
EE59 EF46
5K060 BB07 CC04 HH02 KK02 KK06
LL23

BEST AVAILABLE COPY